

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
9. August 2001 (09.08.2001)

PCT

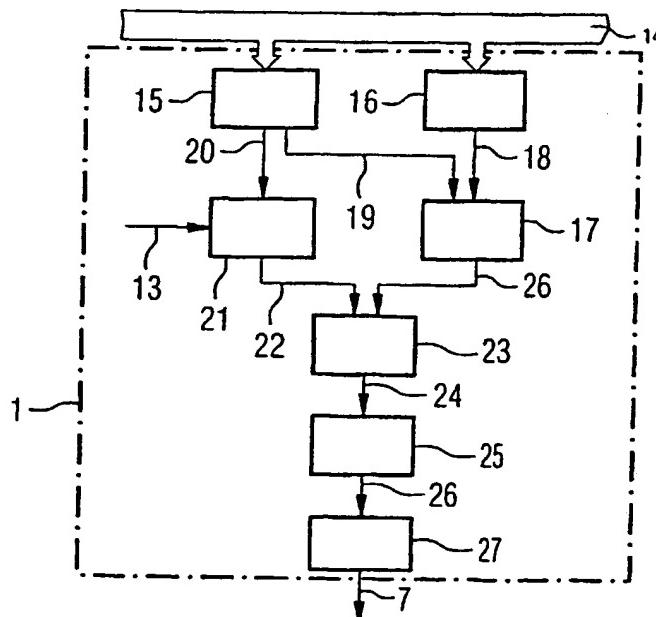
(10) Internationale Veröffentlichungsnummer  
**WO 01/58070 A1**

- (51) Internationale Patentklassifikation<sup>7</sup>: **H04J 11/00**
- (21) Internationales Aktenzeichen: **PCT/EP01/00668**
- (22) Internationales Anmeldedatum:  
22. Januar 2001 (22.01.2001)
- (25) Einreichungssprache: **Deutsch**
- (26) Veröffentlichungssprache: **Deutsch**
- (30) Angaben zur Priorität:  
100 04 873.0 4. Februar 2000 (04.02.2000) DE
- (71) Anmelder (*für alle Bestimmungsstaaten mit Ausnahme von US*): **INFINEON TECHNOLOGIES AG [DE/DE]; St.-Martin-Strasse 53, 81669 München (DE).**
- (72) Erfinder; und
- (75) Erfinder/Anmelder (*nur für US*): **DOETSCH, Markus [DE/CH]; Haselozweg 26, CH-3098 Schlieren (CH). JUNG, Peter [DE/DE]; Im Rabental 28, 67697 Otterberg (DE). PLECHINGER, Joerg [DE/DE]; Westermuehlstrasse 16, 80469 Muenchen (DE). SCHNEIDER, Michael [DE/DE]; St.-Martin-Strasse 44a, 81541 Muenchen (DE). FEYFANT, Patrick [FR/FR]; R. Regents, P. Hall 2, 212, F-06220 Golfe Juan (FR). KELLA, Tideya [CM/DE]; Tumblingerstrasse 54/42, 80337 Muenchen (DE). SCHMIDT, Peter [DE/DE]; Bahnhofstrasse 32, 67167 Erpolzheim (DE).**
- (74) Anwalt: **BARTH, Stephan; Reinhard, Skuhra, Weise & Partner GbR, Postfach 44 01 51, 80750 München (DE).**
- (81) Bestimmungsstaaten (*national*): **CN, JP, KR, US.**

[Fortsetzung auf der nächsten Seite]

(54) Title: METHOD AND DEVICE FOR GENERATING OVSF CODE WORDS

(54) Bezeichnung: VERFAHREN UND VORRICHTUNG ZUR ERZEUGUNG VON OVSF-CODEWORTEN



**WO 01/58070 A1**

(57) Abstract: A code word generator for OVSF codes, comprising an intermediate memory device (16) which is used to input a calculation index as a binary calculation index data word, a calculation device (17) which permutes the significant data bits of the calculation index data word bit-by-bit so that a calculation basis (B) can be generated, a counter (21) for producing a counting variable (Z) and provided with a logic circuit comprising several AND gates for bit-by-bit linkage of the counting variables (Z) generated with the calculation basis (B) in order to form a linking data word and several XOR gates for logical reduction of the linking data word to form code word data bits of the OVSF code word.

[Fortsetzung auf der nächsten Seite]



- (84) **Bestimmungsstaaten (regional):** europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

Zur Erklärung der Zweibuchstaben-Codes, und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

**Veröffentlicht:**

- mit internationalem Recherchenbericht
- vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen

- 
- (57) **Zusammenfassung:** Codewort-Generator für OVSF-Codes mit einer Zwischenspeichereinrichtung (16) zum Einschreiben eines Berechnungsindeks als binäres Berechnungsindeks-Datenwort, einer Berechnungseinrichtung (17), die zur Erzeugung einer Berechnungsbasis (B) die signifikanten Datenbits des Berechnungsindeks-Datenwertes bitweise vertauscht, einem Zähler (21) zum Erzeugen einer Zahlvariablen (Z) und mit einer Logikschaltung, die mehrere UND-Gatter zur bitweisen UND-Verknüpfung der erzeugten Zahlvariablen (Z) mit der Berechnungsbasis (B) zu einem Verknüpfungsdatenwort und mehrere XOR-Gater zur logischen Reduktion des gebildeten Verknüpfungsdatenwertes zu Codewort-Datenbits des OVSF-Codewortes aufweist.

## Beschreibung

### Verfahren und Vorrichtung zur Erzeugung von OVSF-Codeworten

- 5 Die Erfindung betrifft eine Vorrichtung und ein Verfahren zur Erzeugung von OVSF-Codeworten für CDMA-Verfahren, insbesondere im Bereich der Mobilfunktechnik.

Das CDMA-Verfahren (CDMA: Code Division Multiple Access) ist  
10 ein Verfahren zum Kanalzugriff, insbesondere bei zellularen Systemen für den Mobilfunkbereich. Dabei wird ein schmalbandiges Signal mittels eines Codes zu einem breitbandigen Signal gespreizt. Dies erfolgt dadurch, dass ein zu übertragender digitaler Datenstrom nicht unmittelbar als Folge der Bitwerte 0 und 1 übertragen wird, sondern die digitalen Nutzdatenwerte 0 und 1 durch eine Folge von n ebenfalls binären Symbolen, sogenannten Code-Chips repräsentiert werden. CDMA ist störsicherer als TDMA (Time Division Multiple Access) oder FDMA (Frequency Division Multiple Access), da es weniger  
20 anfällig für Fading ist. CDMA nutzt überdies das vorhandene Frequenzspektrum durch den Verzicht auf Guard-Bänder und Guard-Time optimal aus. Anschaulich verhält es sich bei dem CDMA-Verfahren um ein Verfahren, bei dem mehrere Gesprächspartner in einem Raum sprechen, wobei sich zwei Gesprächspartner jeweils in einer eigenen Sprache unterhalten. Dies wird durch die Verwendung von orthogonalen Codes mit variablen Spreizungsfaktor, sogenannten OVSF-Codes, erreicht. Durch die OVSF-Codes wird die Orthogonalität zwischen unterschiedlichen Aussendungen in einem physikalischen Übertragungskanal  
25 gewährleistet. Durch die OVSF-Codes ist es möglich, Daten über mehrere Datenkanäle mit verschiedenen Datenübertragungsraten gleichzeitig zu übertragen, indem man unterschiedliche Codes mit unterschiedlichen Spreizungsfaktoren einsetzt. Der Spreizungsfaktor ist die Anzahl von Code-Chips pro Datensymbol. Das Produkt von Datenrate und Spreizungsfaktor ist konstant und entspricht der Chiprate des Systems, beispielsweise  
30 3,84 MHz für UMTS.  
35

OVSF-Codes sind periodische Codes, deren Periode gleich der Dauer des Symbols ist. OVSF-Codes wurden bisher unter Verwendung der nachfolgenden rekursiven Beziehung erzeugt.

5

$$C_{1,1} = 0$$

$$\begin{bmatrix} C_{2,1} \\ C_{2,2} \end{bmatrix} = \begin{bmatrix} C_{1,1} & C_{1,1} \\ C_{1,1} & C_{1,1} \end{bmatrix} = \begin{bmatrix} 0 & 0 \\ 0 & 1 \end{bmatrix}$$

10

$$\begin{bmatrix} C_{4,1} \\ C_{4,2} \\ C_{4,3} \\ C_{4,4} \end{bmatrix} = \begin{bmatrix} C_{2,1} & C_{2,1} \\ C_{2,1} & C_{2,1} \\ C_{2,2} & C_{2,2} \\ C_{2,2} & C_{2,2} \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 1 \\ 0 & 1 & 0 & 1 \\ 0 & 1 & 1 & 0 \end{bmatrix}$$

$$\begin{bmatrix} C_{2^{n+1},1} \\ C_{2^{n+1},2} \\ C_{2^{n+1},3} \\ C_{2^{n+1},4} \\ \vdots \\ C_{2^{n+1},2^{n+1}-1} \\ C_{2^{n+1},2^{n+1}} \end{bmatrix} = \begin{bmatrix} C_{2^n,1} & C_{2^n,1} \\ C_{2^n,1} & C_{2^n,1} \\ C_{2^n,2} & C_{2^n,2} \\ C_{2^n,2} & C_{2^n,2} \\ \vdots & \vdots \\ C_{2^n,2^{n+1}-1} & C_{2^n,2^n} & C_{2^n,2^n} \\ C_{2^n,2^n} & C_{2^n,2^n} \end{bmatrix}$$

OVSF-Codes werden am anschaulichsten in einer Codebaumstruktur gezeigt.

Fig. 1 zeigt ein Beispiel für einen OVSF-Codebaum, dessen Spreizungsfaktor von 1 bis 8 reicht. Die Code-Zuweisungsregel von OVSF-Codes, die die Orthogonalität zwischen den physikalischen Datenübertragungskanälen gewährleistet, besteht darin, dass, wenn ein Zweig des Codebaums zur Codierung verwendet wird, alle vorangehenden und nachfolgenden Zweige in der Baumstruktur für die weitere Codierung verboten sind. Falls beispielsweise der Code  $C_{4,1}$  des in Fig. 1 dargestellten OVSF-Codebaums zur Codierung eines Kanals zugewiesen wird, sind

die Codes  $C_{2,1}$ ,  $C_{1,1}$ ,  $C_{8,1}$  sowie  $C_{8,2}$  so lange gesperrt, bis der zugewiesene Code  $C_{4,1}$  wieder freigegeben ist.

Die bisher bekannten Verfahren zur Generierung von OVSF-Codes  
5 erzeugen das OVSF-Codewort mittels der obigen rekursiven Be-  
schreibung. Diese rekursive Berechnungsvorschrift erfordert  
jedoch einen hohen rechentechnischen Aufwand und viele Re-  
chenoperationen. Derartige OVSF-Codewortgeneratoren nach dem  
Stand der Technik sind daher schaltungstechnisch sehr aufwen-  
10 dig und benötigen viel Speicherraum.

Es ist daher die Aufgabe der vorliegenden Erfindung, eine  
Vorrichtung und ein Verfahren zur Erzeugung von OVSF-  
Codeworten zu schaffen, bei dem das OVSF-Codewort mit sehr  
15 geringem schaltungstechnischen Aufwand erzeugt wird.

Diese Aufgabe wird erfindungsgemäß durch ein Verfahren mit im  
Patentanspruch 1 angegebenen Merkmalen sowie durch eine Vor-  
richtung mit den in Patentanspruch 6 angegebenen Merkmalen  
20 gelöst.

Die Erfindung schafft ein Verfahren zur Erzeugung eines OVSF-  
Codewortes aus Codebaum-Indexdaten eines bestimmten OVSF-  
Codes innerhalb eines vorgegebenen OVSF-Baums,  
25 wobei ein erstes Codebaum-Indexdatum (i) den Spreizungsfaktor  
des OVSF-Codes und ein zweites Codebaum-Indexdatum (j) die  
Position des OVSF-Codes bei OVSF-Codes mit gleichem Sprei-  
zungsfaktor innerhalb des OVSF-Codebaums angibt, wobei das  
Verfahren die folgenden Schritte aufweist:  
30 Berechnen eines Berechnungsindexes in Abhängigkeit von dem  
zweiten Codebaum-Indexdatum (j),  
Zwischenspeichern des berechneten Berechnungsindexes als bi-  
näres Datenwort mit mehreren Datenbits,  
Berechnen der Wortbreite des binären Datenworts,  
35 bitweises Vertauschen der Datenbits des Datenwortes zur Bil-  
dung einer Berechnungsbasis,

logisches Verknüpfen der Berechnungsbasis mit einer Zählvariablen zur Bildung eines Verknüpfungsdatenwortes, und logisches Reduzieren des Verknüpfungsdatenwortes zur Erzeugung des OVSF-Codewortes.

5

Der Berechnungsindex wird vorzugsweise berechnet, indem das zweite Codebaum-Indexdatum (j) um 1 subtrahiert wird.

Bei einer bevorzugten Weiterbildung wird die Berechnungsbasis  
10 mit der Zählvariablen bitweise logisch UND-verknüpft.

Das Verknüpfungsdatenwort wird bei einer bevorzugten Weiterbildung durch mehrstufiges XOR-Verknüpfen nebeneinanderliegender Datenbits logisch reduziert.

15

Die Zählvariable wird bei einer bevorzugten Ausführungsform des erfindungsgemäßen Verfahrens durch einen Modulo-Zähler erzeugt, dessen Modulo-Basis dem Spreizungsfaktor des zu erzeugenden OVSF-Codewortes entspricht.

20

Die Erfindung schafft ferner einen Codewort-Generator für OVSF-Codes mit einer Zwischenspeichereinrichtung zum Einschreiben eines Berechnungsindices als binäres Berechnungsindex-Datenwort,  
25 einer Berechnungseinrichtung, die zur Erzeugung einer Berechnungsbasis die Datenbits des Berechnungsindex-Datenwertes bitweise vertauscht,  
einem Zähler zur Erzeugung einer Zählvariablen, und mit einer Logikschaltung, die mehrere UND-Gatter zur bitweisen  
30 logischen UND-Verknüpfung der erzeugten Zählvariable mit der Berechnungsbasis zu einem Verknüpfungsdatenwort und mehrere XOR-Gatter zur logischen Reduktion des gebildeten Verknüpfungsdatenwortes zu Codewort-Chips des OVSF-Codewortes aufweist.

35

Der Codewort-Generator weist vorzugsweise einen Eingabe-Zwischenspeicher zum Einlesen eines ersten Codebaum-Indexdatums

Indexdatums (i) und eines zweiten Codebaum-Indexdatums (j) auf, wobei das erste Codebaum-Indexdatum (i) den Spreizungsfaktor des OVSF-Codes und das zweite Codebaum-Indexdatum (j) die Position des OVSF-Codes bei den OVSF-Codes mit gleichem Spreizungsfaktor innerhalb des OVSF-Codebaums angibt.

Vorzugsweise ist eine Subtraktionseinrichtung vorgesehen, die das zweite Codebaum-Indexdatum (j) um 1 zur Berechnung des Berechnungsindices verringert.

10 Bei einer bevorzugten Weiterbildung ist der Zähler ein Modulo-Zähler, dessen Modulo-Zählbasis einstellbar ist.

15 Bei einer bevorzugten Weiterbildung entspricht die Modulo-Zählbasis dem Spreizungsfaktor des zu erzeugenden OVSF-Codewortes.

20 Bei einer weiteren bevorzugten Weiterbildung ist eine Berechnungseinheit vorgesehen, die zur Berechnung der Datenwortbreite des Berechnungsindex-Datenwortes dient.

25 Bei einer bevorzugten Weiterbildung wird die berechnete Datenwortbreite des Berechnungsindex-Datenwortes in einem Zwischenspeicher abgespeichert.

Bei einer weiteren bevorzugten Ausführungsform des erfundungsgemäßen Codewort-Generators ist ein Ausgabezwischenspeicher vorgesehen, in dem die durch die Logikschaltung erzeugten Codewort-Datenbits zur Bildung des OVSF-Codewortes zwischengespeichert werden.

Der Zähler wird vorzugsweise mit der Code-Chipfrequenz getaktet.

35 Im weiteren werden bevorzugte Ausführungsformen des erfundungsgemäßen Verfahrens sowie des erfundungsgemäßen Codewort-Generators für OVSF-Codes gemäß der Erfindung unter Bezugnah-

me auf die beigefügten Figuren zur Erläuterung erfindungsrelevantlicher Merkmale beschrieben.

Es zeigen:

5

Fig. 1 die Struktur eines OVSF-Codebaums;

Fig. 2 ein Blockschaltbild einer CDMA-Sendeeinrichtung, bei  
der der erfindungsgemäße Codewort-Generator für OVSF-Codes  
10 eingesetzt wird;

Fig. 3 eine bevorzugte Ausführungsform des erfindungsgemäßen  
Codewort-Generators für OVSF-Codes;

15 Fig. 4 eine logische Reduktionsschaltung, die einen Teil des  
erfindungsgemäßen Codewort-Generators für OVSF-Codes bildet;

Fig. 5 ein Ablaufdiagramm zur Erläuterung des erfindungsgemäßen  
Verfahrens zur Erzeugung von OVSF-Codeworten.

20

Wie man aus Fig. 2 entnehmen kann, bildet der erfindungsgemäße Codewort-Generator 1 für OVSF-Codes einen Teil einer CDMA-Sendeeinrichtung. Eine Datenquelle 2 der CDMA-Sendeeinrichtung erzeugt Datensymbole, die über eine Leitung 3 einer Spreizungsschaltung 4 zugeführt werden. Die Spreizschaltung 4 dient dabei der Überabtastung jedes Datenbits mit einer Überabtastungsrate, die dem Spreizfaktor entspricht. Die gespreizten Daten werden bei der in Fig. 2 dargestellten Ausführungsform über eine Leitung 5 einer Multiplikationseinrichtung 6 zugeführt, bei der die gespreizten Daten mit dem an der Leitung 7 anliegenden erzeugten OVSF-Codewort multipliziert werden. Die überabgetasteten Datenbits und die erzeugten OVSF-Codewortbits mit dem Wertebereich {0,1} werden vor der Multiplikation auf den antipodalen Wertebereich {-1,+1} umgesetzt bzw. gemapped.

Bei einer alternativen Ausführungsform werden die überabgetasteten Datenbits und die erzeugten OVSF-Codewortbits zunächst durch eine Logikschaltung miteinander verknüpft und anschließend auf den antipodalen Wertebereich  $\{-1;+1\}$  abgebildet bzw. umgesetzt. Bei der Logikschaltung handelt es sich vorzugsweise um ein EXOR-Logikschaltung oder eine Äquivalenz-Logikschaltung.

Das so gebildete codierte Sendesignal wird von der Multiplikationseinrichtung 6 über eine Leitung 8 an eine Signalaufbereitungsschaltung 9 abgegeben. Die Signalaufbereitungsschaltung 9 bereitet das codierte Sendesignal zum Senden über den Übertragungskanal auf. Das aufbereitete Sendesignal wird zur weiteren Übertragung von der Signalaufbereitungsschaltung 9 über die Leitung 10 abgegeben.

Ein Taktgenerator 11 versorgt über Leitungen 12, 13 die Spreizungsschaltung 4 und den Codewort-Generator 1 mit einem Chip-Taktsignal. Der Codewort-Generator 1 liegt an einem Signalbus 14 zum Datenaustausch mit einem DSP (Digital Signal Processor) oder einem Mikrocontroller an.

Fig. 3 zeigt eine bevorzugte Ausführungsform des erfindungsgemäßen Codewort-Generators 1. Der Codewort-Generator 1 besitzt zwei Eingaberegister 15, 16, über die Daten von dem Bus 14 eingelesen werden. Das Eingaberegister 16 dient zum Zwischenspeichern eines Berechnungsindices als binäres Berechnungsindex-Datenwort. In dem Eingaberegister 15 wird die Datenwortbreite N des im Register 16 zwischengespeicherten Berechnungsindex-Datenwortes abgespeichert. Der Codewort-Generator 1 enthält ferner eine Berechnungseinrichtung 17, die zur Erzeugung einer Berechnungsbasis die Datenbits des im Register 16 zwischengespeicherten Berechnungsindex-Datenwortes bitweise vertauscht. Hierzu liest die Berechnungseinrichtung 17 über Datenleitungen 18 das in dem Speicherregister 16 abgespeicherte Berechnungsindex-Datenwort ein, wobei die Berechnungseinrichtung 17 über Leitungen 19

ein Steuersignal erhält, das die Datenwortbreite des Berechnungsindex-Datenwortes angibt. Über Steuerleitungen 20 wird die Modulo-Zählbasis N eines Modulo-Zählers 21 entsprechend der Datenwortbreite des binären Berechnungsindex-Datenwortes eingestellt. Der Modulo-Zähler 21 wird über die Taktleitung 13 mit dem Taktsignal versorgt. Der Modulo-Zähler 21 ist aussgangsseitig über Datenleitungen 22 mit einer Logikschaltung verbunden, die aus mehreren UND-Gattern 23 sowie über Leitungen 24 nachgeschalteten XOR-Gattern 25 besteht. Die UND-Gatter 23 verknüpfen die Ausgangs-Datenbitleitungen 22 des Modulo-Zählers 21 bitweise mit Datenbit-Ausgangsleitungen 26 der Berechnungseinrichtung 17. An den Ausgangsdatenleitungen 26 liegt die in der Berechnungseinrichtung 17 erzeugte Berechnungsbasis an. Die UND-Gatter 23 verknüpfen bitweise die an den Ausgangsleitungen 22 anliegende Zählvariable mit der an den Leitungen 26 anliegenden Berechnungsbasis zu einem Verknüpfungsdatenwort, das durch die XOR-Gatter 25 logisch zu einem Codewort-Datenbit des OVSF-Codewortes reduziert wird. Die bitweise erzeugten Codewort-Datenbits werden über Leitungen 26 in einem Ausgabezwischenspeicher 27 abgespeichert, der über die Leitung 7 das erzeugte OVSF-Codewort an die Multiplikationseinrichtung 6 abgibt.

Die Funktionsweise des in Fig. 3 dargestellten Codewort-Generators für OVSF-Codes wird im weiteren anhand des in Fig. 1 dargestellten Codebaums erläutert.

Durch einen Code-Zuweisungsalgorithmus wird zunächst der zu bildenden OVSF-Code innerhalb der Code-Baumstruktur ermittelt. Beispielsweise soll der OVSF-Code C<sub>4,3</sub> durch den Code-Generator 1 erzeugt werden. Der ausgewählte OVSF-Code ist festgelegt durch seine beiden Codebaum-Indexdaten i, j. Das erste Codebaum-Indexdatum i entspricht dabei dem Spreizungsfaktor des OVSF-Codes, beispielsweise 4, und das zweite Codebaum-Indexdatum j gibt die Position des OVSF-Codes innerhalb derjenigen OVSF-Codes an, die den gleichen Spreizungsfaktor innerhalb des OVSF-Codebaums besitzen. Bei einem Spreizungs-

faktor von 4 gibt es vier verschiedene OVSF-Codes, wobei beispielsweise der dritte OVSF-Code mit einem Spreizungsfaktor von 4  $C_{4,3} = 0101$  ist. Aus dem zweiten Codebaum-Indexdatum j wird zur weiteren Berechnung ein Berechnungsindex ermittelt.

- 5 Dies geschieht bei der in Fig. 1 gewählten Indizierung vorzugsweise, indem man 1 von dem zweiten Codebaum-Indexdatum j subtrahiert. Der so berechnete Berechnungsindex wird über den Bus 14 in das Eingaberegister 16 des Codewort-Generators 1 eingeschrieben. Die Datenwortbreite des Berechnungsindexes N 10 wird berechnet, indem man den dualen Logarithmus des ersten Codebaum-Indexdatums i bildet. Ist der zu bildende OVSF-Code  $C_{4,i}$  und ist somit das erste Codebaum-Indexdatum i 4 entsprechend dem Spreizungsfaktor und ist das zweite Codebaum-Indexdatum j entsprechend der Position des OVSF-Codes gleich 15 3, beträgt der berechnete Berechnungsindex 2. Die binäre Datenbreite N des berechneten Berechnungsindex ist ebenfalls 2 und wird als Berechnungsindex-Datenwortbreite N in das Register 15 eingeschrieben. Die Berechnungseinrichtung 17 zur Erzeugung einer Berechnungsphase benötigt die Datenwortbreite 20 des im Register 16 abgespeicherten binären Berechnungsindexes dazu, um die Datenbits des Berechnungsindexes schrittweise gezielt zu vertauschen.

Berechnungsindex 0000000 10

25

---

Berechnungsbasis 0000000 01

30 Berechnungsindex 00000 ...  $A_{n-1} A_{n-2} \dots A_1 A_0$

---

Berechnungsbasis 00000 ...  $A_0 A_1 \dots A_{n-2} A_{n-1}$

35

Die Datenbits des Berechnungsindex-Datenwortes, dessen Wortbreite N in dem gezeigten Beispiel 2 beträgt, werden bitweise in Dezimalschreibweise wie folgt zugeordnet:

$$5 \quad \sum_{i=0}^{N-1} A_i 2^i \rightarrow \sum_{i=0}^{N-1} A_i 2^{N-1-i}$$

Die durch die Berechnungseinrichtung 17 erzeugte Berechnungsbasis wird bitweise mittels mehrerer UND-Gatter mit der durch den Modulo-Zähler 21 gebildeten Zählvariablen logisch UND-verknüpft. Die Basis des Modulo-Zählers ist einstellbar und entspricht dem Spreizungsfaktor.

Durch die UND-Gatter 23 wird ein logisches binäres Verknüpfungsdatenwort gebildet, das über Signalleitungen 24 einer logischen Reduktionsschaltung 25 zugeführt wird.

Fig. 4 zeigt ein Ausführungsbeispiel für eine logische Reduktionsschaltung 25 des erfindungsgemäßen Codewort-Generators 1 für eine Datenwortbreite N = 5. Die Datenbits des Verknüpfungsdatenwortes, die beispielsweise in einem Register 28 zwischengespeichert werden, werden paarweise beginnend mit dem niedrigstwertigen Bit LSB mittels XOR-Gatter 29, 30, 31, 32 logisch XOR zur Bildung eines Codewort-Datenbits des OVSF-Codewortes verknüpft. Das durch die logische Reduktion gebildete Codewort-Datenbit gelangt über die Leitung 26 zu einem Ausgabespeicher, in dem die gebildeten Codewort-Datenbits zu dem OVSF-Codewort zusammengesetzt werden. Die paarweise Verknüpfung der nebeneinanderliegenden Datenbits des durch die Logik-UND-Schaltung gebildeten Verknüpfungsdatenwortes kann auch mit dem höchstwertigen Bit MSB beginnen.

Zur weiteren Verdeutlichung wird die Bildung eines OVSF-Codewortes durch den erfindungsgemäßen Codewort-Generator an einem Beispiel gezeigt. Wird durch den Zuweisungsalgorithmus 35 die Bildung des OVSF-Codes C<sub>4,3</sub> mit dem ersten Codewort-Indexdatum 4 und dem zweiten Codewort-Indexdatum 3 angegeben,

11

wird zunächst der Berechnungsindex und die Wortbreite N des Berechnungsindex berechnet.

5     $C_{43} = 0101$

i = 4

j = 3

10    Berechnungsindex = j-1 = 2  
Wortbreite N = ldi = ld4 = 2

15    Die Berechnungseinrichtung 17 berechnet durch bitweises Vertauschen der Datenbits des Berechnungsindex-Datenwortes die Berechnungsbasis zu 01. Die Modulo-Zählbasis des Modulo-Zählers 21 wird auf die Wortbreite N eingestellt und der Zähler zu den Anfangszählwerten 00 initialisiert.

20    Berechnungsbasis = 01  
Zähler: = 00

25    Durch logische UND-Verknüpfung des Zählerwertes und der Berechnungsbasis wird ein Verknüpfungsdatenwort Tmp = 00 berechnet. Durch logische Reduktion mittels XOR-Gatter wird daraus das erste Codewort-Chipbit Code<sub>1</sub> des OVSF-Codewortes berechnet.

30

Tmp = 00 & 01 = 00  
Code<sub>1</sub> = 0 XOR 0 = 0

35

Anschließend wird der Zähler inkrementiert und ein neues Verknüpfungsdatenwort Tmp durch logische UND-Verknüpfung des

12

Zählers mit der Berechnungsbasis berechnet. Durch logische Reduktion des Verknüpfungsdatenwortes wird das nächste Codewort-Chipbit  $Code_2$  des OVSF-Codewortes berechnet und in das Ausgaberegister 27 geschrieben.

5

Zähler: = 01  
Tmp = 01&01 = 01  
Code<sub>2</sub> = 0 XOR1 = 1

10 Danach wird der Zähler wiederum inkrementiert, das logische Verknüpfungsdatenwort Tmp gebildet und das dritte Codewort-Datenbit des OVSF-Codewortes durch logische XOR-Verknüpfung erzeugt.

15

Zähler: = 10  
Tmp = 10 & 01 = 00  
Code<sub>3</sub> = 0 XOR 0 = 0

20

Schließlich wird der Zähler erneut inkrementiert, das Verknüpfungsdatenwort Tmp gebildet und der letzte Codewort-Chipbit  $Code_4$  des OVSF-Codewortes erzeugt.

25

Zähler: = 11  
Tmp = 11 & 01 = 01  
Code<sub>4</sub> = 0 XOR 1 = 1

30

Das so durch den erfindungsgemäßen Codewort-Generator 1 erzeugte OVSF-Codewort, das aus den vier generierten Codewort-Chipsbits ( $Code_1$ - $Code_4$ ) gebildet wird, entspricht dem Codewort, das durch den in Fig. 1 dargestellten Codebaum vorgeschrieben ist.

Codewort  $C_{43}$  = 0101

- Der in Fig. 3 dargestellte erfindungsgemäße Codewort-Generator 1 ist schaltungstechnisch sehr einfach zu implementieren, da er lediglich aus Registern 15, 16, einem Modulo-  
5 Zähler 21, mehreren UND-Gattern, mehreren XOR-Gattern sowie der Berechnungseinrichtung 17 besteht. Die Berechnungseinrichtung 17 kann in einfacher Weise mittels Schieberegistern und einer einfachen Steuerlogik realisiert werden.
- 10 Fig. 5 zeigt ein Ablaufdiagramm des erfindungsgemäßen Verfahrens zur Erzeugung eines OVSF-Codewortes. In einem Schritt S1 werden die Codebaum-Indexdaten i, j der gewünschten OVSF-Codes eingelesen. Das erste Codebaum-Indexdatum i entspricht dabei dem Spreizungsfaktor des OVSF-Codes und das zweite Co-  
15 dewort-Indexdatum j der Position des Position des OVSF-Codes.
- Nach dem Einlesen werden in dem Schritt S2 mehrere Berechnungen durchgeführt. Aus dem zweiten Codebaum-Indexdatum j des OVSF-Codes wird durch Subtraktion ein Berechnungsindex berechnet.  
20
- Berechnungsindex = j-1
- Die Datenwortbreite N des Berechnungsindex wird ebenfalls im  
25 Schritt S2 berechnet.
- N = ld(i)
- wobei i = 1, 2, 4, 8, ... SFmax  
30
- Durch bitweises Vertauschen der Datenbits des Berechnungsindex-Datenwortes wird ferner im Schritt S2 die Berechnungsbasis B ermittelt.
- 35 B = Bit reverse (Berechnungsindex, N)

Dabei werden die N signifikanten Bits des Berechnungsindexes vertauscht bzw. geswappt.

- Nachdem so im Schritt S2 die Berechnungsbasis ermittelt wor-
- 5 den ist, wird im Schritt S3 die Modulo-Basis des Modulo-Zählers 21 entsprechend dem Spreizungsfaktor SF des zu erzeugenden OVSF-Codewortes eingestellt, und der Modulo-Zähler auf den Anfangszählwert 0 initialisiert.
- 10 Im Schritt S4 wird die durch die Berechnungseinrichtung 17 gebildete Berechnungsbasis B logisch und mit dem Zählwert des Modulo-Zählers 21 verknüpft. Die Verknüpfung erfolgt dabei bitweise durch mehrere logische UND-Gatter. Durch die logische UND-Verknüpfung wird ein Verknüpfungsdatenwort gebildet,
- 15 das im Schritt S5 durch mehrere XOR-Gatter 25 logisch zu einem Codewort-Datenbit des OVSF-Codewortes reduziert wird.
- Im Schritt S6 wird das gebildete Codewort-Datenbit in den Ausgabespeicher 27 eingeschrieben und der Modulo-Zähler 21
- 20 inkrementiert.
- Im Schritt S8 wird geprüft, ob der Modulo-Zähler wieder den Anfangs-Initialisierungswert 0 erreicht hat und somit die Schleife entsprechend dem Spreizungsfaktor SF des OVSF-
- 25 Codewortes genügend oft durchlaufen worden ist.
- Im Schritt S9 wird das in dem Ausgabespeicher 27 aus den gebildeten Codewort-Datenbits zusammengesetzte OVSF-Codewort ausgelesen und über die in Fig. 2 dargestellte Leitung 7 an
- 30 die Multiplikationseinrichtung 6 abgegeben.
- Bei einer alternativen Ausführungsform kann der erfindungsge-  
mäße Codewort-Generator für OVSF-Codes schaltungstechnisch weiterhin dadurch vereinfacht werden, dass die durch die Be-
- 35 rechnungseinrichtung 17 durchgeföhrten Rechenoperationen durch den an dem Bus 14 anliegenden DSP-Prozessor durchgeführt werden.

Das erfindungsgemäße Verfahren und der erfindungsgemäße Generator zur Erzeugung eines OVSF-Codewortes kann aus den Codebaum-Indexdaten  $i, j$  in schneller und zuverlässiger Weise ohne schaltungstechnischen Aufwand das zugehörige OVSF-Codewort generieren.

5 Insbesondere bei hohen Spreizungsfaktoren, beispielsweise  $SF = 512$ , ist eine derart einfache schaltungstechnische Implementation vorteilhaft.

10 Hierdurch kann die Miniaturisierung eines mobilen Telekommunikationsendgerätes, das das CDMA-Verfahren anwendet, erheblich gefördert werden.

## Bezugszeichenliste

1	OVSF-Code-Generator
2	Datenquelle
5 3	Leitung
4	Spreizungsschaltung
5	Leitung
6	Multiplikationseinrichtung
7	Leitungen
10 8	Leitungen
9	Signalaufbereitung
10	Ausgangsleitungen
11	Taktgenerator
12, 13	Taktleitungen
15 14	Bus
15	Register
16	Register
17	Berechnungseinrichtung
18	Leitungen
20 19	Leitungen
20	Leitungen
21	Modulo-Zähler
22	Leitungen
23	UND-Logikschaltung
25 24	Leitungen
25	XOR-Logikschaltung
26	Leitungen
27	Ausgaberegister
28	Zwischenspeicher
30 29, 30, 31, 32	XOR-Gatter

## Patentansprüche

1. Verfahren zur Erzeugung eines OVSF-Codewortes aus Codebaum-Indexdaten (i, j) eines bestimmten OVSF-Codes innerhalb eines OVSF-Codebaums,  
wobei ein erstes Codebaum-Indexdatum (i) den Spreizungsfaktor SF des OVSF-Codes und ein zweites Codebaum-Indexdatum (j) die Position des OVSF-Codes bei den OVSF-Codes mit gleichem Spreizungsfaktor SF innerhalb des OVSF-Codebaums angibt,
  - 10 wobei das Verfahren die folgenden Schritte aufweist:
    - (a) Berechnen eines Berechnungsindexes in Abhängigkeit von dem zweiten Codebaum-Indexdatum (j);
    - (b) Zwischenspeichern des berechneten Berechnungsindexes als binäres Datenwort mit mehreren Datenbits;
  - 15 (c) Berechnen der Datenwortbreite N des Berechnungsindex-Datenwortes;
  - (d) bitweises Vertauschen der signifikanten Datenbits des Berechnungsindex-Datenwortes zur Bildung einer Berechnungsbasis B;
  - 20 (e) logisches Verknüpfen der Berechnungsbasis B mit einer Zählvariablen Z zur Bildung eines Verknüpfungsdatenwortes;
  - (f) logisches Reduzieren des Verknüpfungsdatenwortes zur Erzeugung des OVSF-Codewortes.
- 
- 25 2. Verfahren nach Anspruch 1,  
dadurch gekennzeichnet,  
dass der Berechnungsindex berechnet wird, indem man das zweite Codewort-Indexdatum (j) um 1 subtrahiert.
  - 30 3. Verfahren nach Anspruch 2,  
dadurch gekennzeichnet,  
dass die Berechnungsbasis B mit der Zählvariablen Z bitweise logisch UND-verknüpft wird.
  - 35 4. Verfahren nach einem der vorangehenden Ansprüche,  
dadurch gekennzeichnet,

dass das Verknüpfungsdatenwort durch mehrstufiges XOR-Verknüpfen nebeneinanderliegender Datenbits logisch reduziert wird.

- 5 5. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die Zählvariable Z durch einen Modulo-Zähler (21) erzeugt wird, dessen Modulo-Basis dem Spreizungsfaktor SF des zu erzeugenden OVSF-Codewortes entspricht.

10

6. Codewort-Generator für OVSF-Codes mit: einer Zwischenspeichereinrichtung (16) zum Einschreiben eines Berechnungsindexes als binäres Berechnungsindex-Datenwort; einer Berechnungseinrichtung (17), die zur Erzeugung einer Berechnungsbasis B die signifikanten Datenbits des Berechnungsindex-Datenwortes bitweise vertauscht; einem Zähler (21) zum Erzeugen einer Zählvariablen Z; und mit einer Logikschaltung, die mehrere UND-Gatter (23) zur bitweisen UND-Verknüpfung der erzeugten Zählvariablen Z mit der Berechnungsbasis B zu einem Verknüpfungsdatenwort und mehrere XOR-Gatter (25) zur logischen Reduktion des gebildeten Verknüpfungsdatenwortes zu Codewort-Chipsbits des OVSF-Codewortes aufweist.

- 25 7. Codewort-Generator nach Anspruch 6, gekennzeichnet durch einen Eingabezwischenspeicher zum Einlesen eines ersten Codebaum-Indexdatums (i) und eines zweiten Codebaum-Indexdatums (j),

- 30 wobei das erste Codebaum-Indexdatum (i) den Spreizungsfaktor SF des OVSF-Codes und das zweite Codebaum-Indexdatum (j) die Position des OVSF-Codes bei den OVSF-Codes mit gleichem Spreizungsfaktor SF innerhalb des OVSF-Codebaums angibt.

- 35 8. Codewort-Generator nach einem der vorangehenden Ansprüche 6 oder 7,

gekennzeichnet durch

eine Subtraktionseinrichtung, die das zweite Codebaum-Indexdatum (j) um 1 zur Berechnung des Berechnungsindexes verringert.

5 9. Codewort-Generator nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass der Zähler (21) ein Modulo-Zähler ist, dessen Modulo-Zählbasis einstellbar ist.

10 10. Codewort-Generator nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die Modulo-Zählbasis dem Spreizungsfaktor SF des zu erzeugenden OVSF-Codewortes entspricht.

15 11. Codewort-Generator nach einem der vorangehenden Ansprüche, gekennzeichnet durch eine Berechnungseinheit zur Berechnung der Datenwortbreite N des Berechnungsindex-Datenwortes.

12. Codewort-Generator nach einem der vorangehenden Ansprüche, gekennzeichnet durch einen Zwischenspeicher (15), in dem die Datenwortbreite N des Berechnungsindex-Datenwortes abgespeichert wird.

13. Codewort-Generator nach einem der vorangehenden Ansprüche, gekennzeichnet durch einen Ausgabespeicher (27), in dem die durch die Logikschaltung (23, 25) erzeugten Codewort-Chips zur Bildung des OVSF-Codewortes abgespeichert werden.

35 14. Codewort-Generator nach einem der vorangehenden Ansprüche 1-13, dadurch gekennzeichnet,

dass die erzeugten Codewort-Chips in einer Multiplikationseinrichtung (6) mit überabgetasteten Datenbits multipliziert werden, die von einer Spreizungsschaltung (4) abgegeben werden.

5

15. Codewort-Generator nach einem der vorangehenden Ansprüche 1-13,

d a d u r c h g e k e n n z e i c h n e t,

dass die erzeugten Codewort-Chips in einer Logik-Schaltung

10 mit überabgestasteten Datenbits logisch verknüpft werden, die von einer Spreizungsschaltung (4) abgegeben werden.

16. Codewort-Generator nach Anspruch 14 oder 15,

d a d u r c h g e k e n n z e i c h n e t,

15 dass die Überabtastung der Datenbits in der Spreizungsschaltung (4) und die Erzeugung der Codewort-Chips synchron in einem Chip-Takt erfolgt, der durch einen Taktgenerator (11) generiert wird.

20 17. Codewort-Generator nach einem der vorangehenden Ansprüche,

d a d u r c h g e k e n n z e i c h n e t,

dass der Modulo-Zähler (21) mit der Code-Chipfrequenz getaktet wird.

1/3

FIG 1

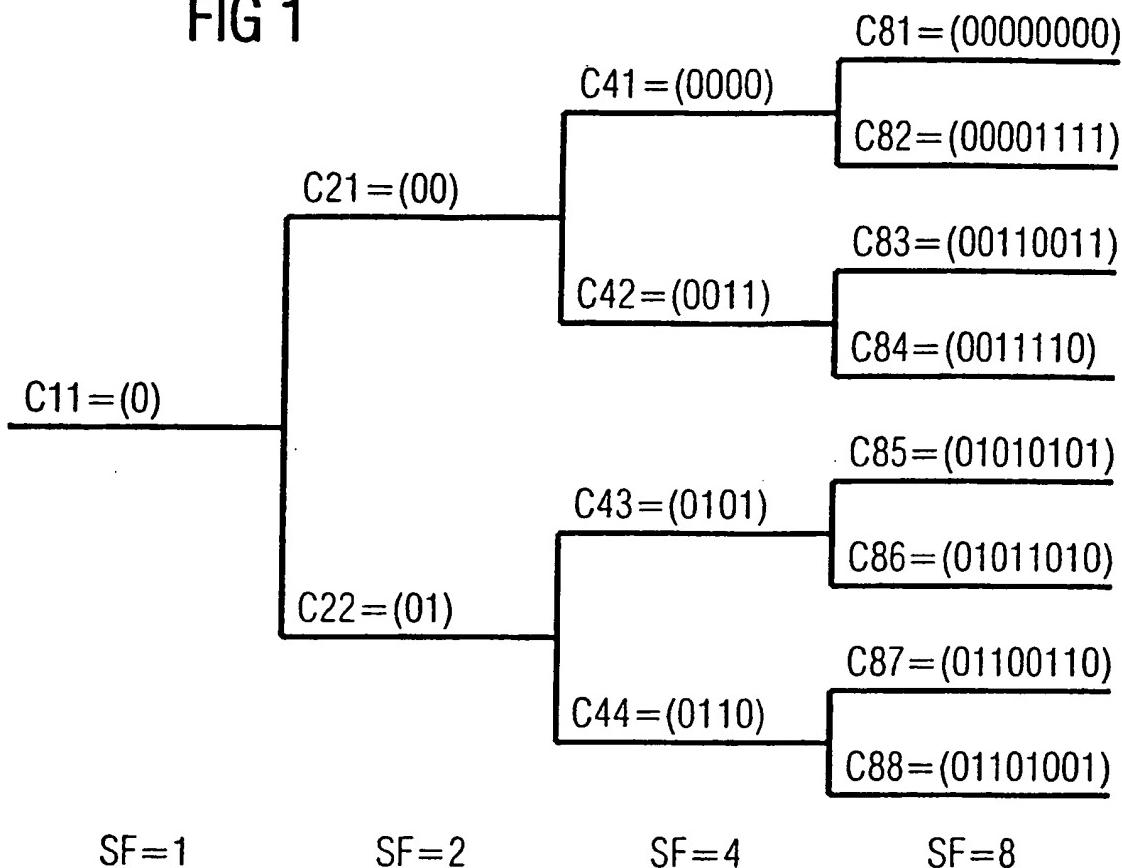


FIG 2

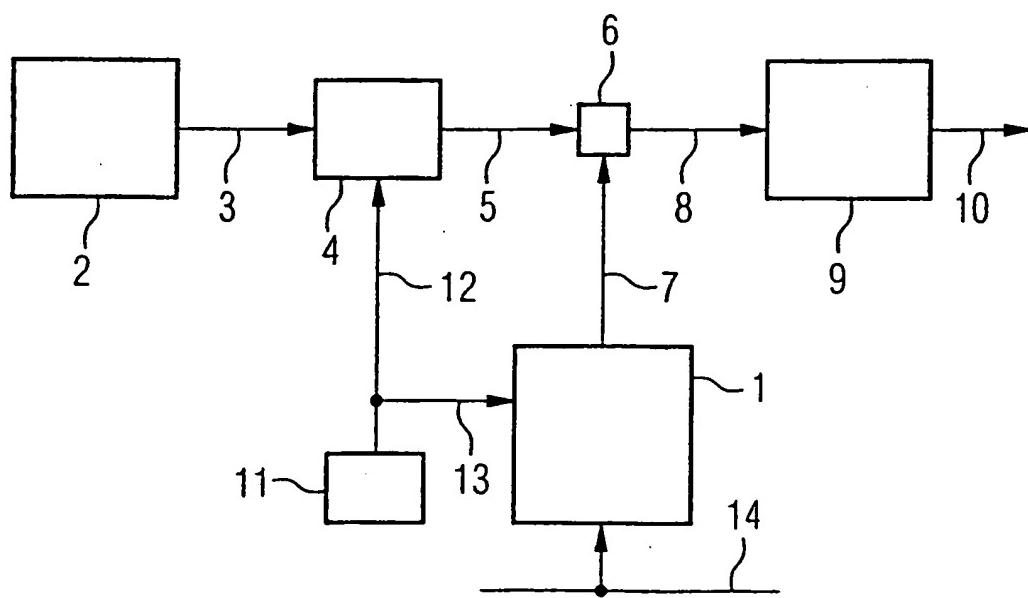


FIG 3

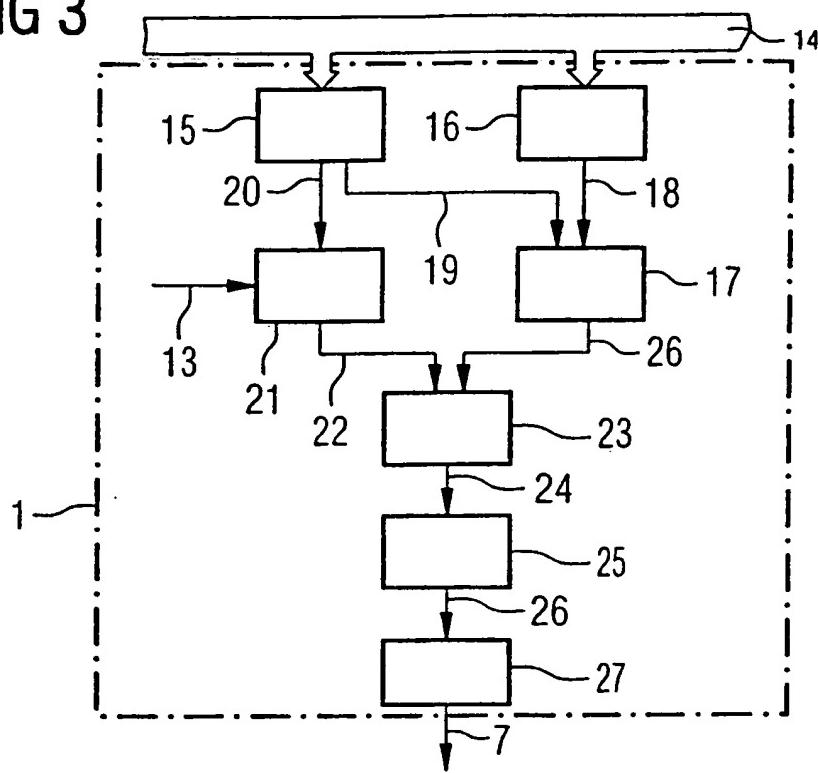
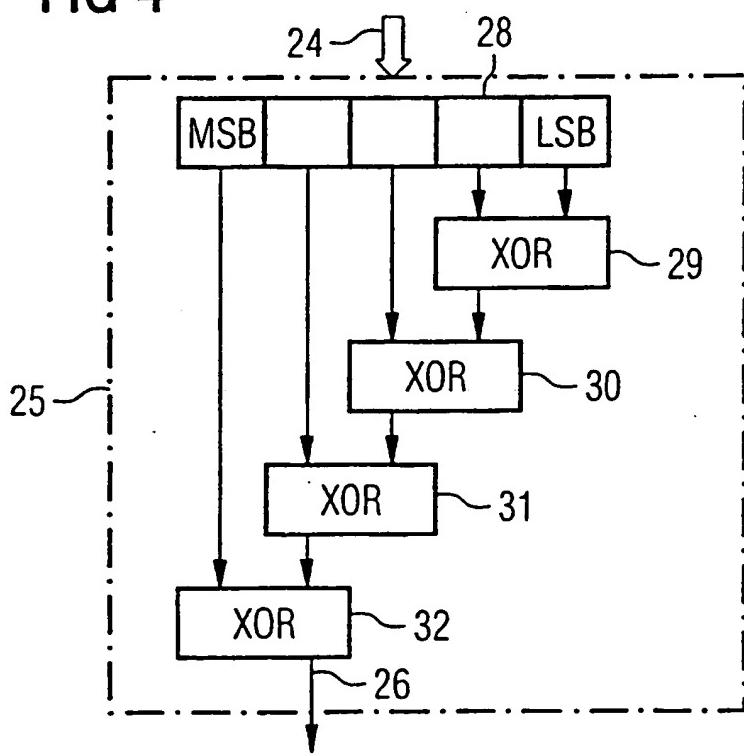
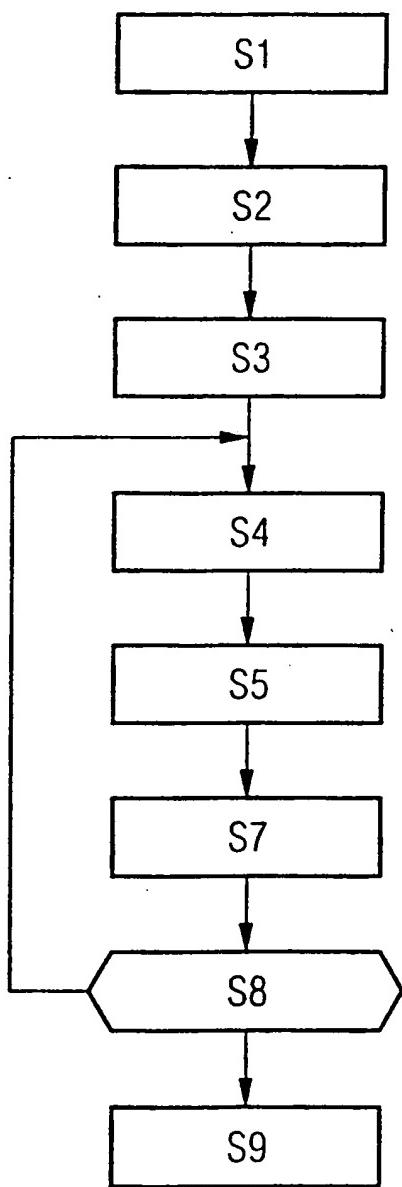


FIG 4



3/3

FIG 5



A. CLASSIFICATION OF SUBJECT MATTER  
IPC 7 H04J11/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 H04J

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, WPI Data, PAJ, INSPEC

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 0 814 581 A (NIPPON TELEGRAPH & TELEPHONE) 29 December 1997 (1997-12-29) abstract column 3, line 51 -column 4, line 54 column 6, line 54 -column 8, line 44 ----- US 5 751 761 A (GILHOUSEN KLEIN S) 12 May 1998 (1998-05-12) abstract column 10, line 48 -column 11, line 62 -----	1,6
A		1,6

Further documents are listed in the continuation of box C.



Patent family members are listed in annex.

\* Special categories of cited documents :

- \*A\* document defining the general state of the art which is not considered to be of particular relevance
- \*E\* earlier document but published on or after the international filing date
- \*L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- \*O\* document referring to an oral disclosure, use, exhibition or other means
- \*P\* document published prior to the international filing date but later than the priority date claimed

- \*T\* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- \*X\* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- \*Y\* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- \*&\* document member of the same patent family

Date of the actual completion of the international search

13 July 2001

Date of mailing of the international search report

19/07/2001

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Authorized officer

Chauvet, C

Patent document cited in search report		Publication date		Patent family member(s)		Publication date
EP 0814581	A	29-12-1997		JP 10290211 A CA 2208085 A CN 1171675 A KR 254638 B US 6084884 A		27-10-1998 19-12-1997 28-01-1998 01-05-2000 04-07-2000
US 5751761	A	12-05-1998		US 6185246 B AU 7368294 A IL 110373 A WO 9503652 A ZA 9405260 A		06-02-2001 20-02-1995 06-12-1998 02-02-1995 27-02-1995

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierte Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 7 H04J

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data, PAJ, INSPEC

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	EP 0 814 581 A (NIPPON TELEGRAPH & TELEPHONE) 29. Dezember 1997 (1997-12-29) Zusammenfassung Spalte 3, Zeile 51 -Spalte 4, Zeile 54 Spalte 6, Zeile 54 -Spalte 8, Zeile 44 ----	1,6
A	US 5 751 761 A (GILHOUSEN KLEIN S) 12. Mai 1998 (1998-05-12) Zusammenfassung Spalte 10, Zeile 48 -Spalte 11, Zeile 62 ----	1,6

Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

Siehe Anhang Patentfamilie

\* Besondere Kategorien von angegebenen Veröffentlichungen :

\*T Spätere Veröffentlichung, die nach dem internationalen Anmelddatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

\*X Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erforderlicher Tätigkeit beruhend betrachtet werden

\*Y Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erforderlicher Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

\*& Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

Absendedatum des internationalen Recherchenberichts

13. Juli 2001

19/07/2001

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl.  
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Chauvet, C

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie		Datum der Veröffentlichung
EP 0814581 A	29-12-1997	JP	10290211 A	27-10-1998
		CA	2208085 A	19-12-1997
		CN	1171675 A	28-01-1998
		KR	254638 B	01-05-2000
		US	6084884 A	04-07-2000
US 5751761 A	12-05-1998	US	6185246 B	06-02-2001
		AU	7368294 A	20-02-1995
		IL	110373 A	06-12-1998
		WO	9503652 A	02-02-1995
		ZA	9405260 A	27-02-1995